



(19)

(11) Publication number: 2002064093 A

Generated Document.

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 2000249234

(51) Intl. Cl.: H01L 21/316 H01L 21/306 H01L 29/78

(22) Application date: 21.08.00

(30) Priority:

(43) Date of application  
publication: 28.02.02(84) Designated  
contracting states:(71) Applicant: JAPAN SCIENCE & TECHNOLOGY  
CORP

(72) Inventor: KOBAYASHI HIKARI

(74) Representative:

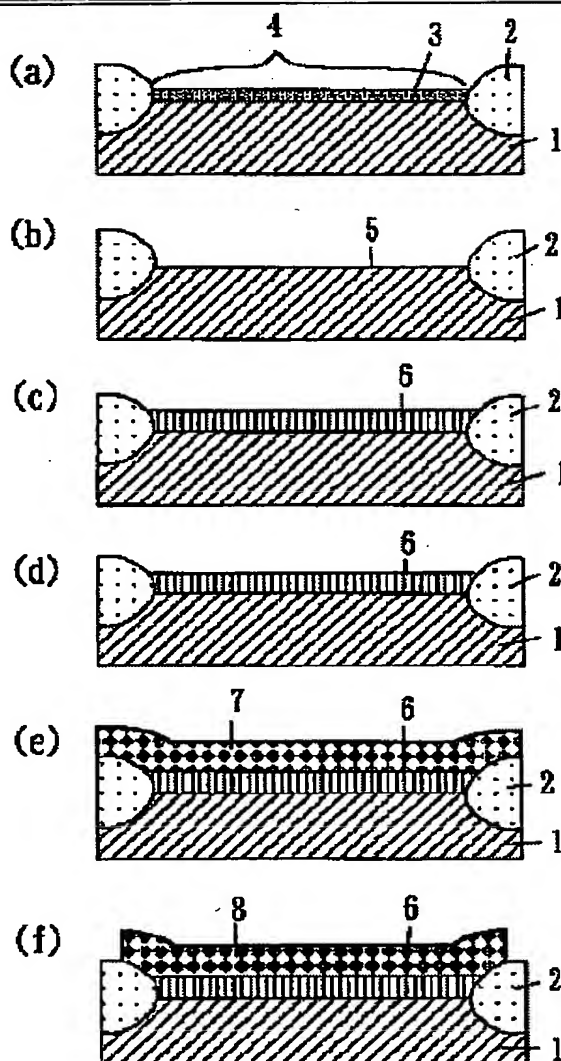
(54) METHOD FOR FORMING  
OXIDE FILM ON  
SEMICONDUCTOR  
SUBSTRATE SURFACE, AND  
MANUFACTURING METHOD  
OF SEMICONDUCTOR DEVICE

(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a method for forming very thin and uniform oxide film with high quality and good controllability for film thickness on a semiconductor surface with less leak current density.

**SOLUTION:** The surface of a semiconductor substrate such as silicon is cleaned, and then impurities and a natural oxide on the surface are removed. Then the semiconductor substrate is submerged in a heated oxidizing chemical liquid such as concentrated nitric acid for a prescribed period to form a very thin oxide film, with prescribed thickness on the surface of the substrate. Then it is thermally processed in an inert gas such as nitrogen to reform the oxide film for less leak current density. On the oxide film, a conductive layer for a gate electrode and the like is formed.

COPYRIGHT: (C)2002,JPO



(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-64093

(P2002-64093A)

(43) 公開日 平成14年2月28日 (2002.2.28)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト* (参考)
H 0 1 L 21/316		H 0 1 L 21/316	U 5 F 0 4 0
			P 5 F 0 4 3
21/306		21/306	D 5 F 0 5 8
29/78		29/78	3 0 1 G

審査請求 未請求 請求項の数 7 O L (全 6 頁)

(21) 出願番号 特願2000-249234 (P2000-249234)

(22) 出願日 平成12年8月21日 (2000.8.21)

(71) 出願人 396020800

科学技術振興事業団

埼玉県川口市本町4丁目1番8号

(72) 発明者 小林 光

京都府京都市東山区本町9丁目106番地

(74) 代理人 100087147

弁理士 長谷川 文廣

Fターム (参考) 5F040 DA14 DA19 DB01 EC04 EK01  
EK02

5F043 BB27 DD02 GG10

5F058 BA06 BA11 BC02 BF69 BH01

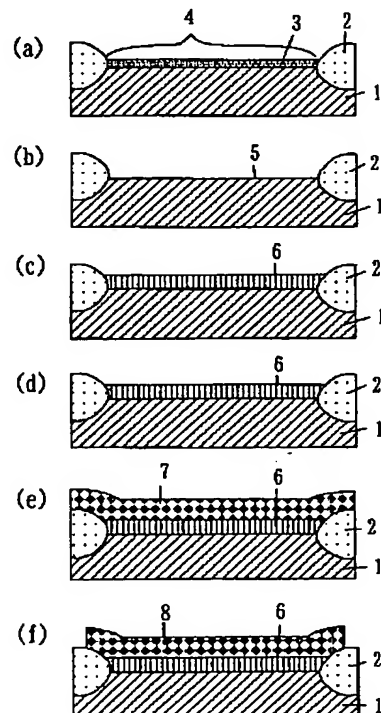
BH04 BJ01 BJ10

(54) 【発明の名称】 半導体基板表面の酸化膜形成方法および半導体装置の製造方法

## (57) 【要約】

【課題】半導体表面に均一かつ高品質でリーク電流密度の小さい極薄な酸化膜を膜厚の制御性よく形成することのできる酸化膜の形成方法を提供する。

【解決手段】シリコンなどの半導体基板の表面を洗浄した後、表面の不純物及び自然酸化膜を除去する。次に半導体基板を加熱した濃硝酸等の酸化性の薬液に一定時間浸漬することにより、基板の表面に所定の膜厚の極薄の酸化膜を形成する。その後窒素等の不活性ガス中で熱処理し、リーク電流密度が小さくなるよう酸化膜を改質する。さらに酸化膜の上には、ゲート電極などのための導電層を形成する。



## 【特許請求の範囲】

【請求項1】 半導体基板を酸化性の薬液に浸漬して表面に酸化膜を形成し、その後不活性ガス中で熱処理することを特徴とする半導体基板表面の酸化膜形成方法。

【請求項2】 半導体基板はシリコン基板であり、かつ形成される酸化膜は二酸化シリコン膜であって、その膜厚は、0.3～3nmの範囲であることを特徴とする請求項1に記載の半導体基板表面の酸化膜形成方法。

【請求項3】 酸化性の薬液は、硝酸、オゾン溶解水、過酸化水素水、塩酸及び過酸化水素水の混合溶液、硫酸及び過酸化水素水の混合溶液、アンモニア及び過酸化水素水の混合溶液、硫酸及び硝酸の混合溶液、過塩素酸、沸騰水から選ばれる少なくとも一つの薬液であることを特徴とする請求項1または2に記載の半導体基板表面の酸化膜形成方法。

【請求項4】 不活性ガスが、窒素、アルゴン、ネオン、水素またはそれらの混合ガスから選ばれる少なくとも一つの気体であることを特徴とする請求項1または2に記載の半導体基板表面の酸化膜形成方法。

【請求項5】 不活性ガス中での熱処理の温度が、500～1200℃の範囲であることを特徴とする請求項4に記載の半導体基板表面の酸化膜形成方法。

【請求項6】 半導体基板を酸化性の薬液に浸漬する前に、基板表面の自然酸化膜または不純物を除去する処理を行なうことを特徴とする請求項1または2に記載の半導体基板表面の酸化膜形成方法。

【請求項7】 半導体基板を酸化性薬液に浸漬して表面に酸化膜を形成し、次に不活性ガス中で熱処理した後、酸化膜上に導電層を形成することを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体集積回路などに用いられる金属—酸化物—半導体デバイス、すなわちMOS (metal-oxide-semiconductor) デバイス、とりわけMOS トランジスタ及びMOS 容量の極薄ゲート酸化膜及び容量酸化膜などに応用できる酸化膜を半導体基板上に形成する方法に関し、特にリーク電流の少ない高品質の極薄二酸化シリコン膜を形成する方法およびそのような極薄二酸化シリコン膜を用いる半導体装置の製造方法に関するものである。

## 【0002】

【従来の技術】近年の半導体デバイス技術の発展はとどまるところを知らず、半導体集積回路の高集積化や高密度化への要求はますます厳しさを増している状況にある。シリコンデバイス、とりわけMOS トランジスタ、MOS 容量のゲート酸化膜及び容量酸化膜には、通常二酸化シリコン膜が用いられる。デバイスの微細化、高集積化に伴い、ゲート酸化膜や容量酸化膜は極薄膜化しており、たとえば、0.1 μm 以下のデザインルールでは、1.

5nm 以下の極薄酸化膜が必要となり、かつオングストローム単位での膜厚制御が求められる。従来、MOS トランジスタのゲート酸化膜は、シリコン基板を乾燥酸素や水蒸気などの酸化性雰囲気中で800℃以上の高温で加熱する熱酸化法により形成されてきた。しかし、極薄二酸化シリコン膜を高温酸化で作成する場合、膜厚の制御が困難で、リーク電流密度が大きいなど電気特性も十分でない。熱酸化法以外には、モノシランを熱分解させシリコン基板表面に堆積させる化学的気相成長法、陽極酸化により酸化膜を形成する方法、プラズマ中で酸化する方法などがあるが、いずれの方法も高品質の極薄二酸化シリコン膜を膜厚の制御性良く作成するのになんらかの困難があった。

【0003】一方、本発明者は、先に他の共同発明者らとともに化学酸化法を用いた酸化膜の形成方法を発明し、特許出願を行なっている（出願人：松下電子工業株式会社、「特開平9-45679号公報」）。この酸化膜形成方法は、半導体基板を酸化作用をもつ濃硝酸等の液体に浸漬して酸化膜を形成してから触媒作用をもつ金属薄膜を蒸着し、さらに酸化雰囲気中で熱処理して酸化膜を成長させるものであり、極薄酸化膜を膜厚の制御性良く作成できる特徴を具備していたが、リーク電流密度については更なる改良が求められていた。

## 【0004】

【発明が解決しようとする課題】従来の高温熱酸化では、3nm 以下の二酸化シリコン膜の形成時に膜厚の制御性が欠けるという問題があった。さらに、2.5nm 以下の熱酸化膜ではリーク電流量が増大して、ゲート酸化膜として利用できないという問題があった。また、化学的気相成長法により堆積した酸化膜も膜厚制御性及び膜質の点で同様の問題を抱えている。特に、リーク電流量の増大は、使用電力の増大、動作温度の上昇、デバイスの安定性の低下など数々の問題を引き起こす。

【0005】本発明は、従来技術における上述した諸問題の解決を図ることを目的として、半導体基板の表面に、リーク電流密度の小さい高品質の極薄酸化膜を、膜厚の制御性よく形成する方法およびそのような高品質の極薄酸化膜を使用する半導体装置の製造方法を提供するものである。

## 【0006】

【課題を解決するための手段】本発明による半導体基板表面の酸化膜形成方法は、半導体基板を酸化性の薬液に浸漬させて酸化処理することにより基板の表面に極薄の酸化膜を形成し、その後、不活性ガス雰囲気中で熱処理して改質する構成を基本的な特徴とする。半導体基板を酸化性の薬液に浸漬して化学的酸化処理を行なうことにより酸化膜の膜厚制御を容易にし、またその後、基板上の酸化膜を不活性ガス雰囲気中で熱処理することによりリーク電流密度を低下させている。この熱処理によりリーク電流密度が低下する理由としては、化学的に酸化さ

れた熱処理前の酸化膜はサブオキシドの状態、即ち酸素が欠乏している状態にあって、これがリーク電流を大きくしており、熱処理をするとこのサブオキシドを減少できること、あるいは基板と酸化膜の界面が熱処理によりスムーズになることが考えられる。

【0007】この本発明の酸化膜形成方法により、基板の表面にリーク電流の少ない高品質の膜厚0.3～3nmの酸化膜を容易に形成することができる。また、前記本発明の酸化膜形成方法においては、基板を浸漬させる酸化性の薬液の種類と温度を調整することにより、酸化膜の膜厚の制御を簡単に行うことができる。これは、基板を薬液に浸漬させている時間が薬液により異なるある一定時間以上になると、形成される極薄酸化膜の膜厚がほとんど変化しなくなる特性があるからである。

【0008】また、前記本発明の酸化膜形成方法においては、薬液の種類が、硝酸、オゾン溶解水、過酸化水素水、塩酸及び過酸化水素水の混合溶液、硫酸及び過酸化水素水の混合溶液、アンモニア及び過酸化水素水の混合溶液、硫酸及び硝酸の混合溶液、過塩素酸、沸騰水から選ばれる少なくとも一つの薬液であることが好ましい。これは、膜厚が0.3～3nmの範囲で多様な厚さの極薄酸化膜が膜厚制御性良く形成できるからである。

【0009】また、前記本発明の酸化膜の形成方法においては、不活性ガスが、窒素、アルゴン、ネオン、水素またはそれらの混合ガスから選ばれる少なくとも一つの気体であることが望ましい。これは、これらの不活性ガスを用いた場合、加熱によって酸化が生じることがないので、酸化膜の膜厚が変化しないからである。

【0010】また、前記本発明の酸化膜形成方法においては、基板を酸化性の薬液に浸漬する前に、基板表面の自然酸化膜または不純物を除去する処理を行なうことが望ましい。これにより、高品質の極薄酸化膜を安定的に形成する事が可能となる。

【0011】また、前記本発明の酸化膜の形成方法においては、不活性ガス中の加熱温度が500～1200℃の範囲であることが望ましい。この温度範囲で加熱すれば、リーク電流密度の減少など酸化膜の膜質が向上させられるからである。

【0012】さらに、本発明の半導体装置の製造方法は、半導体基板を酸化性の薬液に浸漬させて酸化処理することにより基板の表面に極薄の酸化膜を形成し、その後、不活性ガス中で加熱して改質し、得られた極薄の酸化膜上に導電層を形成して、極薄の酸化膜を半導体装置のゲート酸化膜あるいは容量酸化膜等として構成可能にすることを基本的な特徴とする。

【0013】

【発明の実施の形態】以下に、本発明の実施の形態について具体的に説明する。

【0014】図1は、本発明の1実施例によるシリコン基板上に二酸化シリコン膜を形成する方法のプロセス図

であり、シリコン基板を用いてMOS容量を形成する場合の各工程を(a)～(f)で順に示す。図1(a)は、シリコン基板1上に分離領域2と活性領域4を形成する工程である。形成された活性領域4の表面には自然酸化膜3が存在している。シリコン基板1として比抵抗が10～15Ωcmのp型(100)基板を用い、ボロンのチャンネルストッパーを注入後、分離領域としてLOCOS(local oxidation of silicon)酸化膜を500nmの膜厚で形成した。

【0015】図1(b)は、活性領域4の表面を洗浄して自然酸化膜3や不純物を除去する工程である。このため、公知のRCA洗浄方法(W. Kern, D. A. Plutien: RCAレビュー 31, 187ページ, 1970年)によりウェーハを洗浄した後、濃度0.5vol.%の希フッ酸溶液に5分浸漬し、シリコン表面の自然酸化膜3を除去した。シリコン表面に高品質な極薄二酸化シリコン膜を形成するには、清浄なシリコン表面5が必要であり、シリコン表面の自然酸化膜3の完全除去及びシリコン表面の不純物除去が重要である。

【0016】図1(c)は、酸化作用をもつ薬液を用いてシリコン表面を化学的に酸化処理する工程である。純水でウェーハを5分間リンス(洗浄)した後、ウェーハを113℃の熱濃硝酸に10分間浸漬し、シリコン基板に厚さ1.3nmの二酸化シリコン膜(化学酸化膜)6を形成した。なお、硝酸には和光純薬製の試薬特級(69-70%)を用いた。シリコン表面に化学酸化膜を形成する方法としては、本例のような熱濃硝酸に浸漬する方法のほか、オゾン数十ppm溶解させたオゾン水に浸漬する方法、過酸化水素水に浸漬する方法、塩酸と過酸化水素水の混合溶液に浸漬する方法、硫酸と過酸化水素水の混合溶液に浸漬する方法、アンモニアと過酸化水素水の混合溶液に浸漬する方法、過塩素酸に浸漬する方法、沸騰水に浸漬する方法などが挙げられる。本例では熱濃硝酸により重金属などを含まない清浄かつ高品質な化学酸化膜を形成した。

【0017】図1(d)は、シリコン表面の二酸化シリコン膜を不活性ガス雰囲気中で加熱処理する工程である。ここでは、電気炉を用い窒素中で900℃に1時間加熱した。この加熱処理は化学酸化膜の電気特性を向上させるためのもので、加熱処理による酸化膜厚の変化はなかった。加熱処理に用いる気体としては、本例のような窒素を用いる方法のほか、アルゴン、ネオン、水素またはそれらの混合ガスを用いる方法が挙げられる。

【0018】図1(e)は、二酸化シリコン膜上に導電層を形成する工程である。本例では、スパッタ法によりアルミニウム層7を1μm堆積した。図1(f)は、ゲート電極を形成する処理である。公知のフォトリソグラフィ技術によりゲート電極をパターンニングして、公知のドライエッチング技術によりアルミニウム層7をエッチングし金属ゲート電極8を形成した。

【0019】図2は、シリコン基板表面の洗浄を行い、

自然酸化膜を除去した後に熱濃硝酸に浸漬して二酸化シリコン膜を形成して、その後に観測したX線光電子スペクトルである。X線光電子スペクトルはVG社製EACALAB220i-XLを用いて測定した。この際、X線源としては、エネルギーが1487eVのAlのK $\alpha$ 線を用いた。光電子は表面垂直方向で観測した。図中、ピーク(1)は、シリコン基板のSiの2p軌道からの光電子によるものであり、ピーク(2)は二酸化シリコン膜のSiの2p軌道からの光電子によるものである。ピーク(2)とピーク(1)の面積強度の比から、二酸化シリコン膜の膜厚は1.3nmと計算できた。ここで、Siの2p軌道からの光電子のシリコン酸化膜中での平均自由行程として3.3nm、シリコン基板中の平均自由行程として2.7nmを用いた。これらの平均自由行程は、3nm以上の膜厚を持つSiO<sub>2</sub>膜についてエリブソメトリから求めた膜厚とXPSスペクトルから求めた膜厚が同一値なるように決定した。

【0020】図3は、濃硝酸で二酸化シリコン膜を形成後、その試料を電気炉に導入し、窒素中でまず200℃で1時間加熱して続いて900℃で1時間加熱し、その後測定したX線光電子スペクトルである。ピーク(2)とピーク(1)の面積強度比は図2のものとはほとんど変わらず、二酸化シリコン膜の膜厚は窒素中での加熱処理により変化しないことがわかる。

【0021】図4は、化学酸化膜の膜厚を熱濃硝酸への浸漬時間に対して、プロットしたものである。化学酸化膜の膜厚はX線光電子スペクトルの面積強度比により求めた。このプロットから、化学酸化膜の膜厚が浸漬時間10分以上ではほぼ一定値1.3~1.4nmをとることがわかる。この実験事実は、シリコンを薬液に浸漬することによって一定の膜厚の極薄二酸化シリコン膜を容易に形成できることを示す。

【0022】図5は、化学酸化膜を流れるリーク電流密度をバイアス電圧の関数として示したものである。図中、プロット(a)は、シリコンウェーハを熱濃硝酸に浸漬し、その上にアルミニウム電極を形成し、その後観測したバイアス電圧に対するリーク電流密度の特性を示している。またプロット(b)は、シリコンウェーハを熱濃硝酸に浸漬し、続いてその試料を電気炉に導入し、窒素中900℃で1時間加熱し、その後観測したバイアス電圧に対するリーク電流密度の特性を示している。プロット(a)から、化学酸化膜に加熱処理を施さない場合、リーク電流密度は高く、ゲート酸化膜として使用できないことがわかる。一方、プロット(b)から、化学酸化膜に加熱処理を施した場合、リーク電流密度は1/500程度に減少して、その結果ゲート酸化膜として利用できるようになったことがわかる。

【0023】以上述べた実施例においては、リーク電流密度の小さい極薄二酸化シリコン膜を膜厚制御性よく形成できることが確認できた。

【0024】本発明の二酸化シリコン膜の形成方法は、

シリコン基板上に厚さ0.3~3nmの範囲の化学酸化膜を形成し、次いで不活性ガス中において500~1200℃の範囲の温度で加熱するように実施することができ、それにより、効率よくかつ合理的にシリコン基板上に薄くかつ均一な品位でリーク電流密度の小さい高品質の二酸化シリコン膜を膜厚の制御性よく形成することができる。

【0025】また、本発明の他の好ましい実施例によれば、シリコン基板上に厚さ0.3~1.5nmの範囲の化学酸化膜を形成し、次いで不活性ガス中において800~1000℃の範囲の温度で加熱することにより、同一膜厚をもつ熱酸化膜よりリーク電流密度の小さい極薄二酸化シリコン膜を形成することができる。

【0026】

【発明の効果】本発明によれば、シリコン基板等の半導体基板の表面に、高品質の極薄酸化膜を膜厚の制御性よく容易に形成できるとともに、従来の同じ膜厚のものにくらべてリーク電流密度を著しく低減できる効果が得られる。本発明により得られる酸化膜は、半導体装置、たとえばMOSトランジスタやMOS容量の極薄ゲート酸化膜として適用可能であることは勿論のこと、他にもさまざまな用途に適用可能である。

【図面の簡単な説明】

【図1】本発明の二酸化シリコン膜の形成方法を用いてMOS容量を形成する1実施例のプロセス図で、(a)はシリコン基板上に分離領域と活性領域を形成した工程、(b)はシリコン表面の自然酸化膜を除去した工程、(c)はシリコン基板の表面に化学酸化膜を形成した工程、(d)は窒素中で加熱処理した工程、(e)は電極膜を形成した工程、(f)はゲート電極を形成した工程を示す。

【図2】洗浄を行い、自然酸化膜を除去し、続いて熱濃硝酸に10分間浸漬して化学酸化膜を形成し、その後に観測したX線光電子スペクトルのグラフである。

【図3】濃硝酸で化学酸化膜を形成後、その試料を電気炉に導入して窒素中900℃で1時間加熱し、その後測定したX線光電子スペクトルのグラフである。

【図4】シリコン基板を熱濃硝酸に浸漬することにより形成した化学酸化膜の膜厚を浸漬時間に対してプロットしたグラフである。

【図5】本発明の方法により形成した一実施例の極薄化学酸化膜のリーク電流密度をバイアス電圧に対してプロットしたグラフで、(a)は、化学酸化膜の形成後加熱処理を行っていない場合、(b)は化学酸化膜の形成後、窒素中900℃で1時間加熱処理を行った場合を示す。

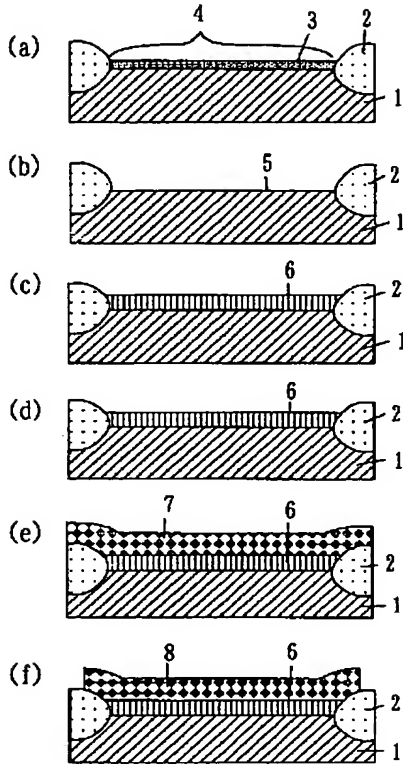
【符号の説明】

- 1 シリコン基板
- 2 分離領域
- 3 自然酸化膜
- 4 シリコン表面の活性領域
- 5 清浄なシリコン表面

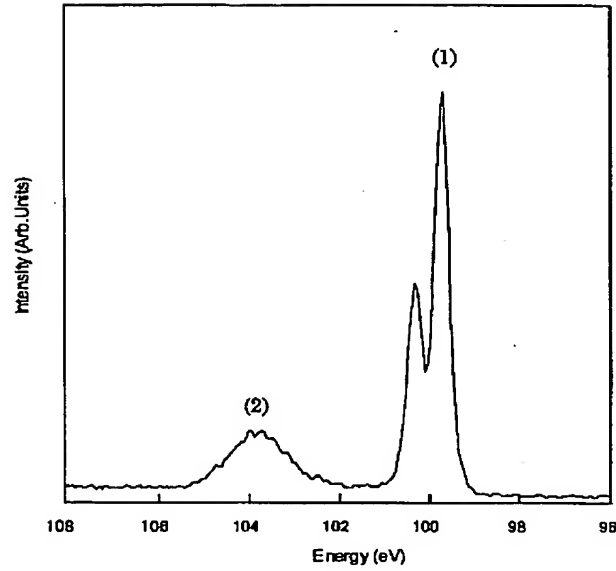
6 二酸化シリコン膜  
7 アルミニウム層

8 金属ゲート電極

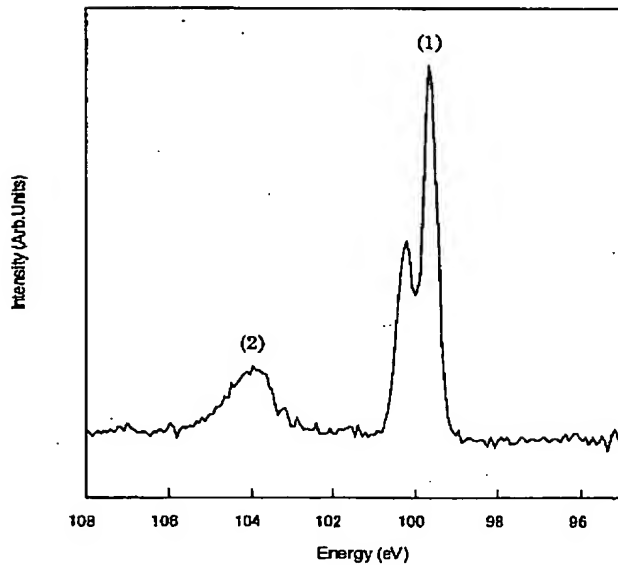
【図1】



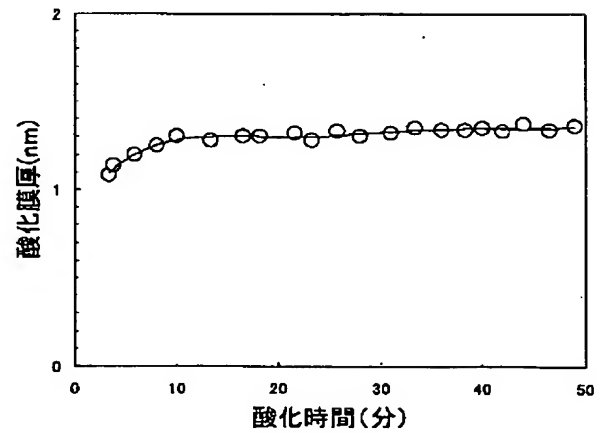
【図2】



【図3】



【図4】



【図5】

